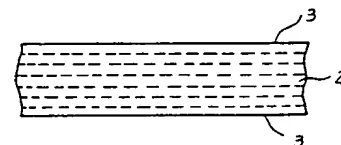
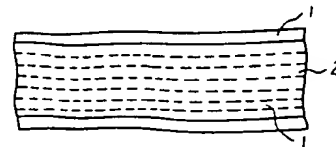


(54) MANUFACTURE OF MULTILAYER CERAMIC WIRING BOARD

(11) 4-17392 (A) (43) 22.1.1992 (19) JP
 (21) Appl. No. 2-119832 (22) 11.5.1990
 (71) HITACHI LTD (72) AKIZO TODA(2)
 (51) Int. Cl.⁵. H05K3/46, H05K1/03

PURPOSE: To reduce the warps of a wiring board by printing wiring conductors on ceramic green sheets, and laminating a plurality of them to make a laminate, and then forming ceramic layers without wiring on both top and under surfaces of the laminate, and, after sintering, removing the wiring-free layer by polishing.

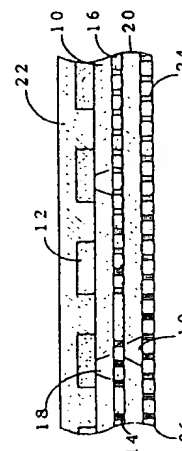
CONSTITUTION: A hole for through hole is opened in ceramic green sheet, and tungsten paste is filled up in this hole to form a green sheet where a tungsten conductor is wired, and ten green sheets are laminated to make a laminate, and further green sheets 20-250 μ m in thickness are put on both top and under surfaces of this laminate. This complete laminate is sintered in humidified hydrogen-nitrogen atmosphere to get a mullite ceramic sintered body which includes a tungsten wiring layer. Next, the top and the under surfaces 3 of this sintered body are ground with a diamond stone to remove wiring-free layers, thus a normal circuit board is obtained.

**(54) POLYIMIDE INSULATING MULTILAYER BOARD AND MANUFACTURE THEREOF**

(11) 4-17393 (A) (43) 22.1.1992 (19) JP
 (21) Appl. No. 2-118708 (22) 10.5.1990
 (71) SUMITOMO METAL MINING CO LTD (72) RYOZO USHIO
 (51) Int. Cl.⁵. H05K3/46

PURPOSE: To suppress the effect of moisture contained in polyimide by providing a plurality of pores of moisture removal through a metallic film conductor layer, and filling up and sealing them with polyimide.

CONSTITUTION: A polyimide film 10 is prepared, and a signal conductive layer 12 consisting of a wiring pattern is formed at one side, and a copper ground conductive layer 16, which has open patterns consisting of optional circular through pores 14, is formed at the other side by active plating, and also a via hole, which connects the signal conductive layer 12 and the ground conductive layer 16 with each other, is made. Furthermore, the precursors of polyimide resin are applied to both sides of it, and these are heated to add polyimide insulating layers 20 and 22, respectively. What is more, the opening area of the pore 14 for humidity removal shall be 0.001-0.04 μ m².

**(54) GLASS CERAMIC MULTILAYER CIRCUIT BOARD AND MANUFACTURE THEREOF**

(11) 4-17394 (A) (43) 22.1.1992 (19) JP
 (21) Appl. No. 2-119868 (22) 11.5.1990
 (71) HITACHI LTD (72) KOICHI SHINOHARA(4)
 (51) Int. Cl.⁵. H05K3/46

PURPOSE: To highly strengthen a composite material by constituting an insulating material out of specific crystallized glass and heat-resistant filler.

CONSTITUTION: For the composition of crystallized glass, at least one kind of alkaline earth metal oxide is 10-30mol%, Al₂O₃ 25-30mol%, B₂O₃ 35-55mol%, and one or more kinds of sintering accelerators, selected from SiO₂, ZnO, and PbO 10-15mol%. And the crystallized glass of such composition and, as filler, Al₂O₃ are compounded, and in the sintered body, the crystals of 2Al₂O₃·B₂O₃ and Al₂O₃ are dispersed in borosilicate glass, thus glass ceramics is obtained. What is more, the Young's modulus of the heat-resistant filler is 1×10⁸kg/cm² or more, and the quantity of filler is 10-50wt.% of the composite material. Moreover, for the ceramics multilayer circuit board, an organic or inorganic film multilayer circuit is formed on this circuit board, and a capacitor or a resistance is built inside the substrate.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-17392

⑬ Int. Cl.⁸

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)1月22日

H 05 K 3/46
1/03

H 6921-4E
H 7011-4E

審査請求 未請求 請求項の数 7 (全5頁)

⑮ 発明の名称 多層セラミック配線基板の製法

⑯ 特 願 平2-119832

⑰ 出 願 平2(1990)5月11日

⑱ 発 明 者 戸 田 堯 三 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
⑲ 発 明 者 塩 川 武 次 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
⑳ 発 明 者 関 端 正 雄 神奈川県秦野市堀山下1番地 株式会社日立製作所神奈川工場内
㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
㉒ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

多層セラミック配線基板の製法

2. 特許請求の範囲

1. 複数枚のセラミックグリーンシートを積層、圧着し、該積層体を焼結して多層セラミック配線基板を製造する方法において、上記積層体の上下両面に無配線の絶縁層を形成し、焼結した後、該無配線層を研磨除去することを特徴とする多層セラミック配線基板の製法。
2. 請求項1記載の多層セラミック配線基板の製法において、上記研磨除去される無配線層の厚さが20～250 μ mであることを特徴とする多層セラミック配線基板の製法。
3. 請求項1記載の多層セラミック配線基板の製法において、上記無配線の絶縁層として、セラミックグリーンシートを用いることを特徴とする多層セラミック配線基板の製法。
4. 請求項1記載の多層セラミック配線基板の製法において、絶 体ペーストを用い、スクリー

ン印刷法によって上記無配線絶縁層を形成することを特徴とする多層セラミック配線基板の製法。

5. 請求項3記載の多層セラミック配線基板の製法において、上記無配線の絶縁層として70～300 μ m厚さのグリーンシートを用いることを特徴とする多層セラミック配線基板の製法。
6. 請求項4記載の多層セラミック配線基板の製法において、上記印刷厚さを15～80 μ mとすることを特徴とする多層セラミック配線基板の製法。
7. 請求項1記載の多層セラミック配線基板の製法において、上記セラミックグリーンシートとして、アルミナ系、ムライト系、ガラスセラミックス系の材料のいずれかを用いることを特徴とする多層セラミック配線基板の製法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、電子機器用多層セラミック配線基板に係り、特に電子計算機用として好適な多層セラ

ミック基板に関する。

(従来の技)

近年、電子機器の小型化、高性能化、多機能化に伴い、これに用いられる電子回路基板に対しても、高密度配線化、高信頼化が望まれている。殊に電子計算機用回路基板としては、高密度微細配線、高速性、高信頼性などが重要であるため、回路基板素材としては印刷配線を施したセラミックスが用いられている。

一般に、多層セラミック回路基板は、絶縁体となるセラミックスと導体となる金属とから構成されているが、この両者の物理的、化学的性質は大きく異なっている。したがって、このような性質の異なる2種の物質を含む複合体を高温に加熱して焼結すると、各々異なった収縮挙動を示すために、焼結後の複合体は必然的に反りを生ずる。

この反りの大きさは、セラミックスと金属との比率、つまり基板の配線密度や、基板の上下面における配線パターンの対称性に依存し、さらに基板が大きくなるほど反りも大きくなることが知ら

れている。通常のセラミック基板の反りは、基板長さ25mm当り0.1mm、50mm当り0.15mmであり、通常の回路基板ではこの程度の反りであっても十分使用可能である。しかし高密度、多層配線を施す必要のある電子計算機用回路基板では、長さ100mm当り0.05mm以下であることが不可欠である。

従来、このようなセラミック基板の反り低減のために、次のような方法が知られている。

- 1) 焼結時のセラミック基板内の温度の不均一性が反りの原因であると考え、できるだけ温度分布が均一になるように焼結条件を設定する方法。しかし、セラミック基板の構造から見て、この方法で基板の反りを大幅に低減することは根本的に不可能に近い。
- 2) 一度焼結した基板に適量の重さの荷重を加えながら再加熱し、この荷重によって基板の反りを修正する方法。発明者らの検討によればこの方法によって基板の反りを、修正前のそれよりも約半分に低減することができる。しかし、元

の基板の反りが大きいとき、あるいは反りの形状が不規則なときには、上記荷重修正法によっても反りを大幅に低減することはできなかった。

- 3) 反りのある焼結されたセラミック基板の表面を、研削砥石などで平らに研削する方法。この方法は、反りを無くするという点では非常に効果的であるが、第3図のように研削量が基板の場所によって異なるため基板内部の配線導体の高さが不ぞろいになること、及び基板端部の封止パターンが研削によって削りとられたり、パターン厚さが不足するなどの問題がある。

(発明が解決しようとする課題)

上記従来技術は、セラミック配線基板の反り低減に対する根本的対策が施されておらず、基板上に能動素子を搭載したときの接合不良や、基板周辺の封止時の気密不良を生ずるため、電子計算機などに必要とされる高密度配線基板が得られないという問題があった。

本発明の目的は、配線基板がセラミックスと導体金属という異質の材料から成り、基板の反りは

この異種材料の共存によって発生するという基本的考え方に立ち、上記異種材料の効果を緩和させる作用をもつような基板構成とすることによって配線基板の反りを低減させる方法を提供することにある。

(課題を解決するための手段)

上記目的を達成するために本発明においては、セラミックグリーンシートの上に配線導体を印刷形成し、これを複数枚積層した積層体の上下両面に、無配線のセラミック層を、積層法あるいは印刷法によって形成し、これを高温で焼結後、上記無配線層を研削によって除去し、反りの少ない配線基板を得るものである。

(作用)

前記のように、セラミック配線基板は2種の異質な材料から構成されているため、その焼結過程における収縮率差に起因して基板の反りを発生する。基板内における配線パターンが上下左右で対象で、かつ焼結の加熱が均一に行われるならば基板に反りを生じないが、通常の配線基板では、

その上下面における配線パターンが同じで対称形になることはないので反りを生ずることになる。

そこで本発明は、実質的に上下面に配線パターンが異なる基板であっても、その上下面に配線パターンを全く含まないセラミック絶縁層を形成することにより、基板の上下面におけるセラミックスが等価的に同じ配線パターンを持つようにしたものである。

このような構成の基板を焼結すると、配線層を含む基板内部の収縮は、従来構成の基板と同様に配線パターンの対称性や比率に依存して進行し、反りが発生し易い状態にある。しかし、基板上下面に存在する無配線層は、内部の不均一収縮に逆らって均一に収縮するように作用し、その結果基板の反りが減少するものである。このようにして作製した基板の上下面には、当然配線パターンが存在せず、このままでは配線基板の役目を持たないので、焼結後の基板の上下面を研削して無配線層のみを除去し、配線パターンを露出させることにより配線基板が得られる。

ストをこの穴の中に密充填して、基板の縦方向の配線とした。平面方向の配線は、タングステンペーストを用いて行った。ここで用いたタングステンペーストは、平均粒子径 $1\mu\text{m}$ のタングステン粉末80重量%、ジエチレングリコール・モノ・n-ブチルエーテルアセテート17.5重量%、エチルセルロース2.0重量%、ポリビニルブチラール0.5重量%より成るものである。

以上のようにして、タングステン導体が配線されたグリーンシート2を10枚積層し、さらにこの積層体の上下両面に、0.3mm厚さのグリーンシート1を重ねて積層した。この積層体を 1630°C 、2時間、加温酸素-窒素雰囲気中で焼結することにより、第1図のようなタングステン配線層を含むムライト系セラミック焼結体を得た。

この焼結体の反りは、長さ100mm当り0.18mmであった。このように本発明による基板の反りが小さいのは、積層時に積層体の上下面に無配線層を形成させて、焼結時の基板の上下面の収縮を均等に行わせたことによるものである。次にこの焼

(実施例)

以下、本発明の実施例について述べる。

(実施例1)

ムライト微粉末(純度99.9%、平均粒子径 $2\mu\text{m}$)75重量%に、 SiO_2 (純度99.9%、平均粒子径 $1.5\mu\text{m}$)90重量%、 Al_2O_3 (純度99.5%、平均粒子径 $0.6\mu\text{m}$)7重量%、 MgO (純度99.8%、平均粒子径 $0.3\mu\text{m}$)3重量%の組成を有する焼結助剤を25重量%添加し、さらに成形助剤としてポリビニルブチラール樹脂、可塑剤としてフタル酸エステル、分散剤としてトリクロロールエチレンを各々適量加え、ボールミルにより十分混合した。

このようにして得られたスラリー状の混合物を、ドクターブレード法により厚さ0.3mmのシートを成形した。このシートはグリーンシートと呼ばれ、多層セラミックの基板の素材となるものである。

次に、このグリーンシート(120×120mm)にスルーホール用の穴をあけ、タングステンペー

結体の上下面3を、ダイヤモンド砥石で研削して第2図のように無配線層(約 $250\mu\text{m}$)を除去して正常な回路基板を得た。この研削された基板の反りは、100mm長さ当り、0.008mmと非常に小さく、この上に薄膜パターンなどを形成する上で十分な平坦性を有していた。

一方、積層時に積層体の上下面に無配線層を設けず従来法で作製した基板の反りは、長さ100mm当り0.32mmと非常に大きかった。さらに、従来法によるこの基板を平滑研削した結果、第3図のように基板の内層の導体も研削されて失われてしまい、回路基板としての性能を保持し得ないことが明らかになった。

(実施例2)

実施例1と同様の方法で、ムライト系セラミックスのグリーンシート上にタングステン導体を印刷配線したシート55枚を積層し、さらにこの積層体の上下両面に、導体無配線のグリーンシート(厚さ $70\mu\text{m}$)を各一枚ずつ積層し、これを 1630°C 、3時間、加温酸素-窒素中で焼結し

た。得られた基板の反りは、長さ100mm当り0.006mmであった。次にこの基板の上下両面をダイヤモンド砥石で平滑研磨し、導体無配線層（厚さ70μm）のみを除去した。この研磨基板の反りは長さ100mm当り、0.004mmで非常に平坦であった。

これに対して、従来法によって作製した45層の積層体を焼結したところ、基板の反りは長さ100mm当り0.25mmと大きかった。この基板の上下両面を平滑研磨した結果、基板の表面部に近い内層の厚さが不均一となり、配線基板として不適当であった。

〔実施例3〕

アルミナ微粉末（純度99.5%，平均粒子径3μm）92重量%と、SiO₂粉末（純度99.7%，平均粒子径1.0μm）6重量%と、MgO粉末（純度99.5%，平均粒子径0.5μm）2重量%、それに実施例1と同様の有機バインダー、可塑剤、分散溶剤を加えて十分混合後、ドクターブレード法によって厚さ0.25mmのアルミ

ナのグリーンシートを得た。このグリーンシートの上にCuを主成分とする導体ペーストを用いて、実施例1と同様の配線を施した。このようにして作製したシートを15枚積層し、この積層体の上下両面に無配線のグリーンシート（厚さ250μm）を各一枚積層し、950℃、4時間、弱酸化性窒素雰囲気中で焼結した。

得られた基板の反りは、長さ100mm当り0.16mmと小さく、これを実施例1と同様平滑研磨（研磨量約200μm厚さ）したところ、長さ100mm当りの反りが0.005mmという良い結果が得られた。

これに対して、積層体の上下面に無配線層を形成しない従来法で作製した基板の反りは、長さ100mm当り、0.35mmと非常に大きく、これを平滑研磨しても基板表面部の導体層厚さに大きな不同を生ずるという問題があった。

〔実施例5〕

実施例3と同様の方法でアルミナ系グリーンシートを用いた40層配線の積層体を作り、その上

ナグリーンシートを作製した。

次に、このグリーンシート上に、実施例1と同様の方法でタングステン導体の配線を施し、このようなシートを30枚積層後、さらに積層体上下両面に無配線のアルミナグリーンシート（厚さ120μm）を各一枚ずつ積層した。続いてこの積層体を1590℃、2時間、加湿水素-窒素中で焼結した。

得られた基板の反りは、長さ100mm当り0.1mmと小さく、これを実施例1と同様に平滑研磨（研磨厚さ約110μm）したところ、長さ100mm当りの反りが0.007mmという非常に平坦性の良い基板が得られ、基板表面の配線層厚さにも問題はなかった。

〔実施例4〕

アルミナ微粉末（純度99.5%，平均粒子径5μm）55重量%に、ほうけい酸ガラス微粉末（平均粒子径3μm）45重量%を加え、さらにこれに対して有機バインダー、可塑剤、分散溶剤を適量加え、実施例1と同じ方法で厚さ0.25

mmのグリーンシートを得た。このグリーンシートの上にCuを主成分とする導体ペーストを用いて、実施例1と同様の配線を施した。このようにして作製したシートを15枚積層し、この積層体の上下両面に無配線のグリーンシート（厚さ250μm）を各一枚積層し、950℃、4時間、弱酸化性窒素雰囲気中で焼結した。

一方、従来法によって作製した基板の反りは、長さ100mm当り、0.27mmと大きく、これを平滑研磨しても、実用的な回路基板は得られなかった。

〔実施例6〕

実施例4と同様の方法で、ガラスセラミックス系グリーンシートを用いた70層配線の積層体を作り、その上下両面に、ガラスセラミックス系グリーンシート同じ組成の絶縁ペーストをスクリーン印刷法により、厚さ15μmの無配線層を形成した。後、実施例4と同じ焼結条件でこの積層体を焼結した。得られた基板の反りは、長さ100mm当り、14μmであった。この基板の反りが値

の実施例のものより小さいのは積層数が多いためである。

次に、焼結基板の上下両面をダイヤモンド砥石で研磨（研磨量約 $20\mu\text{m}$ 厚さ）したところ、基板の長さ 100mm 当りの反りは $0.004\mu\text{m}$ であり、高密度配線に好適な基板が得られた。

一方、従来法によって、積層体の上下両面に無配線層を設けずに作製した基板の反りは、長さ 100mm 当り 0.23mm と非常に大きく、実用性のある基板は得られなかった。

〔発明の効果〕

以上説明したように、本発明によれば、セラミックス系回路基板の反りが非常に小さいために、電子計算機用として好適な高密度回路配線基板が可能となる。すなわち、基板表面の配線導体の高さが均一であるため、能動素子を搭載したときの接続不良や、基板周辺部の封止部の気密不良などの問題がなくなり、信頼度の高い高密度配線基板が得られる。

さらに、焼結基板上面に、有機薄膜法などを用

いて回路パターンを形成する場合、薄膜層の段切れや、ふくれ等の問題が無くなるという大きな効果もあり、超高密度配線回路基板の性能向上と共に、基板製造上の歩留り向上にも大きく寄与するものである。

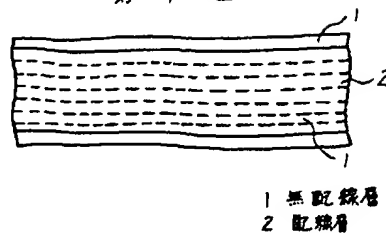
4. 図面の簡単な説明

第1図、第2図はいずれも本発明によるセラミックス系回路基板の断面模式図、第3図は従来法による回路基板の断面模式図である。

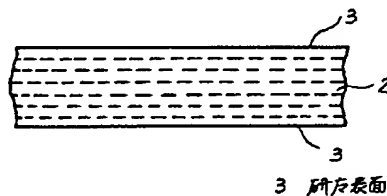
1…無配線層、2…配線層、3…研磨表面。

代理人 弁理士 小川勝男

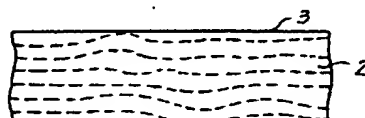
第 1 図



第 2 図



第 3 図





PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08064968 A**(43) Date of publication of application: **08.03.96**

(51) Int. Cl. **H05K 3/46**
B24C 1/00
H05K 3/00

(21) Application number: **06198875**(22) Date of filing: **24.08.94**(71) Applicant: **OKI ELECTRIC IND CO LTD**

(72) Inventor: **NAKAKUKI MINORU**
TAKAHASHI YOSHIRO
KARASUNO YUTAKA
OZAWA SUSUMU

(54) **FORMING METHOD FOR VIAHOLE AND
 MANUFACTURING FOR MULTILAYER PRINTED
 CIRCUIT BOARD**

(57) Abstract:

PURPOSE: To provide a method for forming a viahole and a manufacturing method for a multilayer printed circuit board, in which an upper layer and a lower layer are connected surely by spraying a stream with an abrasive material and preventing an insulating layer from decreasing in thickness when an overhang part is removed.

CONSTITUTION: In a build-up method, a signal wiring layer and an insulating layer are formed one by one, and a viahole 14 is formed on a printed circuit board. A jet stream 16 including an abrasive material is sprayed from a nozzle 15 to an overhang part 13a so that the overhang part 13a can be removed while the viahole 14 is formed.

COPYRIGHT: (C)1996,JPO

